

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-016121

(43)Date of publication of application : 19.01.2001

(51)Int.Cl.

H04B 1/10

H04B 1/26

(21)Application number : 11-183417

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 29.06.1999

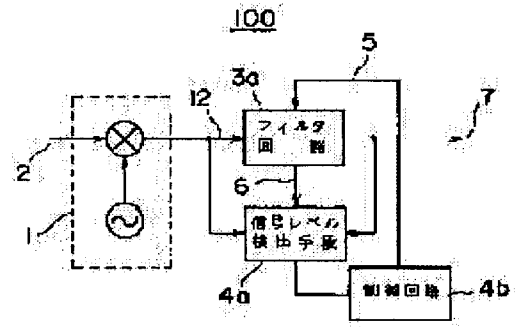
(72)Inventor : UENO TAKASHI  
TSURUMI HIROSHI  
ITAKURA TETSURO  
YOSHIDA HIROSHI  
TANIMOTO HIROSHI

## (54) FILTERING DEVICE AND RADIO RECEPTION EQUIPMENT

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To operate equipment with current consumption matched to the case of the communication service receiving period of a relax specification or satisfactory reception state although the device is operated with current consumption more than required in order to operate the circuit of the severest specification or to operate the device on the condition assuming the assumable worst receiving state.

**SOLUTION:** This device is provided with a frequency converting means for converting the frequency of an inputted signal, a filter circuit 3a composed of an analog circuit at least, a detecting means 4a for detecting the power of the entire signal inputted to the filter circuit part and the level of a desired wave or interference wave while using at least one of the output of the filter circuit 3a, the input of the filter circuit and the intermediate output of the filter circuit and a control circuit 4b for controlling at least one of the degree, circuit configuration and internal parameter of the filter circuit on the basis of the level of the input signal detected by the detecting circuit and a signal level in a filter band.



## LEGAL STATUS

[Date of request for examination] 21.05.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3809302

[Date of registration] 26.05.2006

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-16121

(P2001-16121A)

(43) 公開日 平成13年1月19日 (2001.1.19)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

テームコード<sup>\*</sup>(参考)

H 0 4 B 1/10  
1/26

H 0 4 B 1/10  
1/26

G 5 K 0 2 0  
H 5 K 0 5 2

審査請求 未請求 請求項の数17 O L (全 16 頁)

(21) 出願番号 特願平11-183417

(22) 出願日 平成11年6月29日 (1999.6.29)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 上 野 隆

神奈川県川崎市幸区小向東芝町1 株式会  
社東芝研究開発センター内

(72) 発明者 鶴 見 博 史

神奈川県川崎市幸区小向東芝町1 株式会  
社東芝研究開発センター内

(74) 代理人 100064285

弁理士 佐藤 一雄 (外3名)

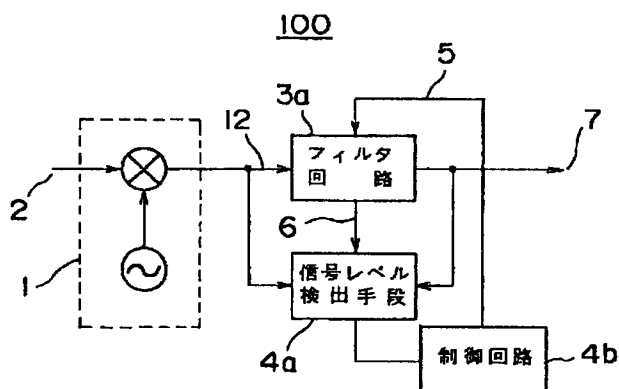
最終頁に続く

(54) 【発明の名称】 フィルタ装置および無線受信装置

(57) 【要約】

【課題】 最も厳しい仕様の回路を動作させるためや想定し得る最悪の受信状態を想定した条件で動作させるために、必要以上の消費電流で動作させていたが、緩い仕様の通信サービス受信期間や受信状態が良好な場合に見合う消費電流で動作させる。

【解決手段】 入力した信号を周波数変換する周波数変換手段と、少なくともアナログ回路で構成されたフィルタ回路と、フィルタ回路の出力・フィルタ回路の入力・フィルタ回路の中間出力の少なくとも1つを用いてフィルタ回路部に入力される信号全体のパワーと所望波や干渉波のレベルを検出する検出手段と、検出回路により検出された入力信号のレベルとフィルタ帯域内信号レベルに基づいてフィルタ回路の次数・回路構成・内部パラメータの少なくとも1つ制御する制御回路と、を備える。



**【特許請求の範囲】**

【請求項1】少なくともアナログ回路を含んで構成されたフィルタ回路と、

前記フィルタ回路の入力信号レベル、フィルタ回路の段間出力信号レベルおよびフィルタ回路のフィルタ帯域内の信号レベルのうちの少なくとも1つを検出する信号レベル検出手段と、

前記信号レベル検出手段により検出した信号レベルに基づいて前記フィルタ回路のパラメータを制御する制御回路と、

を備えることを特徴とするフィルタ装置。

【請求項2】少なくともアナログ回路を含んで構成されたフィルタ回路と、

前記フィルタ回路の出力信号をアナログ信号からデジタル信号へと変換するA/D変換器と、

前記A/D変換器のデジタル出力からフィルタ帯域信号を濾波するデジタルフィルタと、

前記デジタルフィルタの入力または出力の信号レベルを検出する信号レベル検出手段と、

前記信号レベル検出手段により検出された入力信号レベルに基づいて前記デジタルフィルタのタップ数、ビット数およびサンプリングレートの少なくとも1つを制御する制御回路と、

を備えることを特徴とするフィルタ装置。

【請求項3】前記アナログフィルタは、次数、雑音特性、線形入力範囲の少なくとも1つを制御し、前記デジタルフィルタは、ビット数、タップ数の少なくとも1つを制御し、前記A/D変換器は、サンプリングレートを制御することを特徴とする請求項2記載のフィルタ装置。

【請求項4】前記信号レベル検出手段は、少なくとも1つのしきい値により信号レベルの大きさを判別し、この判別結果に応じて前記フィルタ回路のカットオフ周波数、次数、雑音特性および線形入力範囲の少なくとも1つを制御することを特徴とする請求項1または請求項2記載のフィルタ装置。

【請求項5】前記フィルタ回路で用いるトランスコンダクタンス、該フィルタ回路の容量値およびトランスコンダクタンス、該フィルタ回路の容量値と抵抗値、の少なくとも1つを制御することにより、前記フィルタ回路の雑音特性を制御することを特徴とする請求項4記載のフィルタ装置。

【請求項6】前記フィルタ回路を構成するトランスコンダクタ内部のバイアス電流の大きさ、該フィルタ回路の動作点、線形入力範囲を決定する抵抗値、の少なくとも1つを制御することにより、前記フィルタ回路の線形入力範囲を制御することを特徴とする請求項4記載のフィルタ装置。

【請求項7】前記フィルタ回路の縦続段数やタップ数の切り替えにより、前記フィルタ回路の次数を制御するこ

とを特徴とする請求項4記載のフィルタ装置。

【請求項8】前記フィルタ回路、A/D変換回路、信号レベル検出手段、および制御回路が同一半導体チップ上に集積化されていることを特徴とする請求項1ないし請求項6の何れか記載のフィルタ装置。

【請求項9】少なくともアナログ回路を含んで構成されたフィルタ回路と、

前記フィルタ回路の出力の後続に受信した所望波から受信誤り率もしくは受信誤り率に換算できるパラメータを測定する測定回路と、

前記測定回路から得られた所望波の受信誤り率を所定の誤り率よりも小さくするように前記フィルタ回路のパラメータを制御する制御回路と、

を備えることを特徴とする無線受信装置。

【請求項10】前記測定回路は、受信信号の誤り率あるいは誤り率に対応するパラメータの値と、受信電界強度または信号レベルを測定し、前者データ誤り率または信号レベルに少なくとも一方に一つ以上のしきい値を設けて判別し、定めたしきい値に対する受信信号のデータ誤り率や信号レベルに応じて前記制御回路が前記フィルタ回路を制御することを特徴とする請求項9記載の無線受信装置。

【請求項11】帯域制限された入力アナログ信号をデジタル信号に変換するA/D変換器と、

前記A/D変換器のデジタル出力からフィルタ帯域信号を濾波するデジタルフィルタと、

前記デジタルフィルタの入力または出力の信号レベルを検出する信号レベル検出手段と、

前記信号レベル検出手段により検出された入力信号レベルに基づいてデジタルフィルタのタップ数、ビット数、サンプリングレートのうちの少なくとも1つを制御する制御回路と、

を備えることを特徴とする無線受信装置。

【請求項12】受信した信号を入力とするアナログフィルタ回路と、

前記アナログフィルタ回路のアナログ出力をデジタル信号に変換するA/D変換器と、

前記A/D変換器のデジタル出力から所望波を濾波するデジタルフィルタと、

前記デジタルフィルタより出力される受信信号から逆拡散を行なうマッチドフィルタと、

前記マッチドフィルタ出力の信号レベルに基づいて少なくともアナログフィルタの線形入力範囲、雑音特性、デジタルフィルタのタップ数、ビット数、サンプリングレートの少なくとも1つを制御する制御回路と、

を備えることを特徴とする無線受信装置。

【請求項13】前記測定回路は、少なくとも1つのしきい値を設けて、レベルの大きさを判別し、この判別結果に応じて前記フィルタ回路のタップ数、ビット数、サンプリングレートの少なくとも1つを前記制御回路が制御す

ることを特徴とする請求項11または請求項12記載の無線受信装置。

【請求項14】前記フィルタ回路を構成するトランスコンダクタ内部のバイアス電流の大きさ、フィルタ回路の動作点、線形入力範囲を決定する抵抗値、少なくとも1つを制御することにより、前記フィルタ回路の線形入力範囲を制御することを特徴とする請求項10または請求項13記載の無線受信装置。

【請求項15】前記フィルタ回路の縦続段数やタップ数の切り替えにより、前記フィルタ回路の次数を制御することを特徴とする請求項10または13記載の無線受信装置。

【請求項16】前記フィルタ回路の雑音特性は、フィルタ回路で用いているトランスコンダクタンス、フィルタ回路を構成する容量値と抵抗値の少なくとも一方の制御によって制御することを特徴とする請求項10または請求項13記載の無線受信装置。

【請求項17】フィルタ回路、A/D変換回路、および制御回路が同一半導体チップ上に集積化されていることを特徴とする請求項9ないし請求項16の何れかに記載の無線受信装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、携帯用無線通信機器に用いられる無線受信装置に係り、特にフィルタ回路のパラメータを制御するようにした無線受信装置に関する。

【0002】

【従来の技術】近年、携帯電話、PHS(Personal Handphone System)、通信機能を備えた電子手帳のように、ユーザが日常携帯して使用する無線通信機器が著しく普及してきており、特に無線電話機の需要が高まってきた。無線電話機の電源は一般に電池を用いている場合が多く、電池は充電可能なリチウムイオン電池やニッケル・水素電池等の二次電池や、市中において容易に入手可能なマンガン電池やアルカリ電池等の乾電池が多く利用されている。

【0003】これらの電池としては、1回の充電で長時間の使用が可能な二次電池や1度の交換で長時間使用できる乾電池等が要求されており、そのためには電池性能の向上と共に、無線通信機器内の回路で消費される電流の低減化を目指した無線端末の開発・設計が積極的に進められている。これらの携帯型無線機器においては、機器が小型なものほど電池が最も容積を占める構成要素となっている。最近の傾向としては、機器の小型化・軽量化が望まれているために、電池の収納スペースも限られたものとなってきており、電池のサイズが制限されることにより電池の電力エネルギー容量も制約されるため、限られたサイズでもできる限り無線通信機器を長時間動作させることができるが要求されている。

【0004】また、近年では無線電話網として様々なシ

ステムの通信サービスが開設されているため、多様化する通信システムサービスの使用形態に応じて受信周波数や通信方式、変調方式も種々提案されており、携帯無線端末が世代を重ねていく毎に通信サービスの数は増加してきている。利用者の中には複数の通信サービスに加入する場合もあり、1台の端末で複数のサービスを利用できる携帯性を損なわないマルチモードの端末も供給され始めている。このマルチモード端末は加入しているサービスが運用している受信周波数や通信方式・変調方式などに応じた無線システムを実装しており、利用するサービスに応じてそのサービス専用の無線システムを選択する仕組みになっている。

【0005】しかしながら、現時点では未だにそれぞれのサービス毎に通信システムをハードウェアにより構築しており、これが実装容積率の増加や製造コストの上昇といった問題を発生させている。また、ユーザが契約している通信サービスの変更等にも対応できないという問題がある。そこで最近では、無線機で共有できる部分は同じ回路を利用し、通信方式や変復調方式に依存する検波などについてはハードウェアを変更することなしに再構築可能なDSP(Digital Signal Processor)によるシステムで行なうようなマルチモード端末の開発が進められている。

【0006】無線機のアンテナからA/D変換器まで、またはD/A変換器からアンテナまでのアナログ回路のハードウェア的な基本構成はどの通信サービスでも同一である。受信部について図を用いて説明すると、図22のようにアンテナ101から受信された信号は、一度LNA(Low Noise Amplifier—低雑音増幅器—)102で増幅され、干渉波抑圧用のフィルタ103を介して直後の周波数変換器104で中間周波数帯域に周波数変換する。周波数変換された受信信号から、復調の妨げとなる干渉波を抑圧するフィルタ107により所望波を選択増幅する・フィルタで選択増幅された所望波は直接A/D変換器108にかけられてデジタル信号に変換されるか、または図23のようにA/D変換器の処理速度が追い付くようなベースバンドに周波数変換するために第2の周波数変換器114で周波数変換される。

【0007】図24のようにアンテナからの受信信号を直接ベースバンドに周波数変換する方法も可能である。通信方式(変調方式)に依存する検波はA/D変換器でデジタル信号に変換された後でデジタル処理にて行なわれる。

【0008】通信サービスを切り替えるということは、受信周波数や受信する信号の帯域や変調の方式を切り替えること、つまり周波数変換器に入力するローカル発振器の発振周波数、受信信号の周波数帯域幅、隣接(干渉波)信号抑圧比にたいする要求など、回路の具体的な動作パラメータを変えることを意味し、原理的に回路ブロックの構成が変わることはない。

【0009】以上述べた背景をもとに、従来技術の問題点について説明する。上記に説明した複数の通信サービスに対応可能な回路の共有部分の構成要素(LNA、周波数変換器、フィルタ、A/D/A変換器)は、対応可能とする複数のサービスの中で、最も厳しい仕様に基づいて設計が行なわれるのが普通である。しかし、厳しい仕様に対応できる回路は消費電流が増加する傾向にある。例えば信号の歪特性を改善する、ダイナミックレンジを稼ぐために線形動作範囲を広げる、広帯域化する、といった設計は結果的に回路の消費電流の増加に結びついている。したがって仕様の緩い通信サービスを受信している間も、最も厳しい仕様に基づいた回路を動作させることになるため、必要以上の消費電流で動作させることになる。

【0010】また、携帯無線機は使用形態も様々で、想定されうる厳しい条件においても良好に通信できるような性能を維持しなくてはならない。たとえば受信レベルの非常に低いところでは、受信部の受信感度を最大にし、S/N(信号/雑音レベル比)の高い回路を動作させなくてはならない。あるいは、回線が混雑していて非常に大きな隣接信号が飛び交うなかで微弱な所望のチャネルの信号を受信しなくてはならないような場合、受信感度を上げると同時に、隣接信号によって歪みの干渉を受けないようにするために周波数変換器やフィルタ等の線形動作範囲を大きく取り、A/D変換器が干渉波によって飽和しないようにフィルタの遷移特性を急峻にして、即ちフィルタの次数を上げて干渉波抑圧量を高く取る必要がある。フィルタの次数を増やすと言うことは、フィルタの回路の素子数を増やすことを意味し、回路が集積化されている今日では、トランジスタやアンプを用いたアクティブフィルタを用いるので、フィルタに用いるトランジスタを動作させるための消費電流が増加することに結びつく。

【0011】一般に、携帯無線機は考え得る受信状態が最悪のケースでも動作できるような仕様で設計する。これは、結果的に回路の消費電流を多く費やして動作させることにつながる。しかし、ここでいう考え得る最悪のケースという状態は、携帯無線機の総合使用時間にたいして僅かな場合が多い。普段も最悪のケースを想定した仕様の回路を動作させているため、殆どの時間は必要以上の消費電流を消費していることになる。携帯無線機の長時間動作化と、複数の通信サービスを1台でいかなる受信の状況でも利用できる利便性との間には、回路の消費電流という点でお互いに相反する問題点を抱えている。

【0012】

【発明が解決しようとする課題】以上のように、従来の無線受信装置は、複数の通信サービスを利用できる携帯無線機の動作中は最も仕様の厳しい条件で動作、すなわち常時大きな消費電流を流す必要があり、電池の消耗が

極めて早い。そのため、仕様の緩い通信サービスを利用する際、このサービスを専用に受信する携帯無線機に比べて、1回の充電ないしは電池の装填で利用できる時間が短くなるという問題があった。

【0013】また、受信状態が良好な環境で使用する場合においても、回路は常に受信状態が最悪のケースを想定した動作をしているため、常に大きな消費電流で動作し、これもまた1回の充電ないしは電池の装填で利用できる時間が短くなるという問題があった。

【0014】本発明は上記の問題を解決するためになされたものであり、使用環境に応じて端末の消費電力を極力抑え、電池の使用可能時間を延長できる無線受信装置を提供することを目的としている。

【0015】

【課題を解決するための手段】以上説明した問題点を解決するため、本発明の第1の基本構成としてのフィルタ装置は、少なくともアナログ回路を含んで構成されたフィルタ回路と、前記フィルタ回路の入力信号レベル、フィルタ回路の段間出力信号レベルおよびフィルタ回路のフィルタ帯域内の信号レベルのうちの少なくとも1つを検出する信号レベル検出手段と、前記信号レベル検出手段により検出した信号レベルに基づいて前記フィルタ回路のパラメータを制御する制御回路と、を備えている。

【0016】さらに、この基本構成に係るフィルタ装置において、少なくともアナログ回路を含んで構成されたフィルタ回路と、前記フィルタ回路の出力信号をアナログ信号からデジタル信号へと変換するA/D変換器と、前記A/D変換器のデジタル出力からフィルタ帯域信号を濾波するデジタルフィルタと、前記デジタルフィルタの入力または出力の信号レベルを検出する信号レベル検出手段と、前記信号レベル検出手段により検出された入力信号レベルに基づいて前記デジタルフィルタのタップ数、ビット数およびサンプリングレートの少なくとも1つを制御する制御回路と、を備えるようにしても良い。

【0017】また、上記構成において、前記アナログフィルタは、次数、雑音特性、線形入力範囲の少なくとも1つを制御し、前記デジタルフィルタは、ビット数、タップ数の少なくとも1つを制御し、前記A/D変換器は、サンプリングレートを制御するようにしても良い。

【0018】さらに、上記第1の基本構成において、前記信号レベル検出手段は、少なくとも1つのしきい値により信号レベルの大きさを判別し、この判別結果に応じて前記フィルタ回路のカットオフ周波数、次数、雑音特性および線形入力範囲の少なくとも1つを制御するようにしても良い。

【0019】また、上記の構成において、前記フィルタ回路で用いるトランスコンダクタンス、該フィルタ回路の容量値およびトランスコンダクタンス、該フィルタ回路の容量値と抵抗値、の少なくとも1つを制御することにより、前記フィルタ回路の雑音特性を制御するように

しても良い。

【0020】また、上記の構成において、前記フィルタ回路を構成するトランスコンダクタ内部のバイアス電流の大きさ、該フィルタ回路の動作点、線形入力範囲を決定する抵抗値、の少なくとも1つを制御することにより、前記フィルタ回路の線形入力範囲を制御するようにしても良い。

【0021】また、上記構成において、前記フィルタ回路の縦続段数やタップ数の切り替えにより、前記フィルタ回路の次数を制御するようにしても良い。

【0022】また、上記の何れかの構成において、前記フィルタ回路、A/D変換回路、信号レベル検出手段、および制御回路は、同一半導体チップ上に集積化して構成するようにしても良い。

【0023】さらに、本発明の第2の基本構成に係る無線受信装置は、少なくともアナログ回路を含んで構成されたフィルタ回路と、前記フィルタ回路の出力の後続に受信した所望波から受信誤り率もしくは受信誤り率に換算できるパラメータを測定する測定回路と、前記測定回路から得られた所望波の受信誤り率を所定の誤り率よりも小さくなるように前記フィルタ回路のパラメータを制御する制御回路とを備えることを特徴としている。

【0024】上記第2の基本構成において、前記測定回路は、受信信号の誤り率あるいは誤り率に対応するパラメータの値と、受信電界強度または信号レベルを測定し、前者データ誤り率または信号レベルに少なくとも一方に一つ以上のしきい値を設けて判別し、定めたしきい値に対する受信信号のデータ誤り率や信号レベルに応じて前記制御回路が前記フィルタ回路を制御するようにしても良い。

【0025】また、上記構成において、前記フィルタ回路の縦続段数やタップ数の切り替えにより、前記フィルタ回路の次数を制御するようにしても良い。

【0026】さらに、第3の基本構成に係る無線受信装置は、帯域制限された入力アナログ信号をデジタル信号に変換するA/D変換器と、前記A/D変換器のデジタル出力からフィルタ帯域信号を濾波するデジタルフィルタと、前記デジタルフィルタの入力または出力の信号レベルを検出する信号レベル検出手段と、前記信号レベル検出手段により検出された入力信号レベルに基づいてデジタルフィルタのタップ数、ビット数、サンプリングレートのうちの少なくとも1つを制御する制御回路と、を備えることを特徴としている。

【0027】さらに、本発明の第4の基本構成に係る無線受信回路は、受信した信号を入力とするアナログフィルタ回路と、前記アナログフィルタ回路のアナログ出力をデジタル信号に変換するA/D変換器と、前記A/D変換器のデジタル出力から所望波を濾波するデジタルフィルタと、前記デジタルフィルタより出力される受信信号から逆拡散を行なうマッチドフィルタと、前記マッチ

ドフィルタ出力の信号レベルに基づいて少なくともアナログフィルタの線形入力範囲、雑音特性、デジタルフィルタのタップ数、ビット数、サンプリングレートの少なくとも1つを制御する制御回路と、を備えることを特徴としている。

【0028】また、上記第2または第3の基本構成において、前記フィルタ回路を構成するトランスコンダクタ内部のバイアス電流の大きさ、フィルタ回路の動作点、線形入力範囲を決定する抵抗値、少なくとも1つを制御することにより、前記フィルタ回路の線形入力範囲を制御するようにしても良い。

【0029】また、上記第2または第3の基本構成において、前記測定回路は、少なくとも1つのしきい値を設けて、レベルの大小を判別し、この判別結果に応じて前記フィルタ回路のタップ数、ビット数、サンプリングレートの少なくとも1つを前記制御回路が制御するようにしても良い。

【0030】また、上記第2または第3の構成において、前記フィルタ回路で用いているトランスコンダクタンス、フィルタ回路を構成する容量値とトランスコンダクタンス、容量値と抵抗値、の少なくとも1つを制御することにより、前記フィルタ回路の雑音特性を制御するようにしても良い。前記フィルタ回路で用いているトランスコンダクタンス、フィルタ回路を構成する容量値とトランスコンダクタンス、容量値と抵抗値、の少なくとも1つを制御することにより、前記フィルタ回路の雑音特性を制御するまた、上記第2の基本構成から上記段落までの構成において、フィルタ回路、A/D変換回路、および制御回路が同一半導体チップ上に集積化して構成するようにしても良い。

【0031】

【発明の実施の形態】以下、添付図面を参照しながら、本発明に係る無線受信装置の好適な実施形態について説明する。まず、図1ないし図12を用いて、本発明の第1実施形態に係る無線受信装置について説明する。

【0032】図1は第1実施形態に係る無線受信装置の基本構成を示すブロック図である。同図において、アンテナで受信した無線周波数の信号または一度周波数変換された中間周波数域の信号は、信号入力2から入り周波数変換器1で中間周波数域またはベースバンド帯域に周波数変換される。このとき周波数変換器1の出力信号12には、受信しようとする所望波と同時に、周波数的に隣接する干渉波も同時に混入してくる。周波数変換器1の出力信号12の信号は干渉波を抑圧するフィルタ回路3aに入力すると共に、フィルタ回路3aの入出力の信号のレベルを比較する信号レベル検出手段4aにも入力する。

【0033】また、信号レベル検出手段4aはフィルタ回路3aの出力端子7の信号レベルまたはフィルタ回路3aの中間出力信号6のレベルをフィルタ回路3aの入

力信号12の信号レベルと比較する。信号レベル検出手段4aの比較結果は制御回路4bに入力され、制御回路4bはフィルタ回路3を制御する信号5を生成する。制御回路4が比較を行なうのは、フィルタ回路3aの入力より所望波および干渉波も含む信号レベルと、フィルタ出力よりフィルタ帯域内に含まれる信号レベルで、これら2者のレベルの割合の関係からフィルタの信号振幅入力範囲を越えていないかを測定する。

【0034】信号のレベルが大きい場合は、制御回路4bがフィルタに対して線形入力範囲を大きくするように制御信号を介してフィルタ回路3aを制御する。線形入力範囲を制御することにより、フィルタ回路3aが過大な干渉波などによって歪み、所望波と相互変調を起こして受信に支障が出るのを防止する。一般にアクティブフィルタでフィルタ回路3aを実現する場合、フィルタ回路3aの線形入力範囲を増加させるとフィルタ回路3aで消費する電源電流を増加させることになるのが普通である。このことについての詳細は線形入力範囲の制御方法と併せて具体例を示して後述する。したがって干渉波のレベルが小さい間は、フィルタ回路3aの線形入力範囲を大きくする必要はないので、フィルタ回路3aで消費する電流を絞ることができる。

【0035】また、フィルタ回路3aの入出力のレベルを比較して、干渉波の抑圧量を測定し、抑圧量が不足する場合、制御信号を介してフィルタ回路3aの次数を切り替えるようにして干渉波の抑圧量を増加させてもよい。フィルタの次数を増やすということは、フィルタ回路の素子数を増やすことであるから、アクティブフィルタでフィルタ回路3aを実現する場合は電源電流を消費するトランジスタの数を増やすことになり、消費電流を増加させることにつながる。したがって、干渉波のレベルが小さい時は、フィルタ回路3aの次数を下げて消費電流を抑えることができる。

【0036】図2は、フィルタ回路の次数を切り替える具体例を示すブロック図である。フィルタ回路3aは、複数のフィルタブロック81が縦続接続された構成を取っている。フィルタバンク82は例えば2次の低域通過フィルタといった、低次のフィルタ回路が構成されたブロックである。これを例えばオペアンプによるRC帰還型のアクティブフィルタにより構成しておく。

【0037】もちろん、図3に示したトランスコンダクタを用いたフィルタで実現してもよい。オペアンプやトランスコンダクタの電源はスイッチ84を介して電源線87より供給されるようにしている。信号線はフィルタバンク82の入出力以外にフィルタバンクをバイパスする線88が接続されており、スイッチ83により入力信

号の経路を切り替えるようにしている。受信する通信サービスに応じて、または必要な干渉波抑圧量に応じて縦続するフィルタブロック81の数を切り替えて、必要な次数を確保する。次数を減らして用いないフィルタブロックは、信号線はバイパス線88を通すように切り替え、電源スイッチ84を開放してフィルタバンクの動作を停止させておく。

【0038】図4および図6は、本発明の無線受信装置を構成するフィルタ回路で用いるトランスコンダクタ回路の一例を示す図である。これらのトランスコンダクタを用いてフィルタを構成した例を図3に示す。ここでは、ベースバンドで用いるような低域通過フィルタ(LPF)の実現例であるが、帯域通過フィルタも同様に実現可能である。トランスコンダクタとコンデンサの組合せで、フィルタを構成し、カットオフ周波数ないしは共振周波数は、トランスコンダクタの相互コンダクタンスの逆数と容量値の積で決まる。フィルタを集積化する場合、構成を簡素にできることから、容量を固定値としトランスコンダクタの相互コンダクタンスを調整してカットオフ周波数や共振周波数を調節する構成が主流である。相互コンダクタンスは、トランスコンダクタのトランジスタを動作させるバイアス電圧や電流の設定により決まる。

【0039】トランスコンダクタの線形入力範囲もバイアス電圧や電流で制御できる。図4の例について説明する。まず、この回路の動作原理を説明する。入力トランジスタ24のゲートになる入力端子28、29から差動信号を電圧入力すると、入力電圧に比例した出力電流が出力端子25から出力される。増幅器22とトランジスタ30の構成で、入力トランジスタ24のドレイン端31、32の電圧を一定に保つ働きをする。増幅器22のフィードバックの働きにより、制御端子23に加えられる電圧に等しい電圧に設定される。制御端子23に加える電圧を入力トランジスタ24が線形領域で動作するような電圧を加えることにより、入力トランジスタ24のドレイン電流は、ゲートに加えられる電圧(すなわち入力端子28、29に加える電圧)に比例して流れる。出力端子25は入力トランジスタ24の電流をそのまま引き継いだ電流を出力するため、入力端子28、29に加える電圧に比例した出力電流を取り出すことができる。

【0040】入力トランジスタに流れるドレイン電流 $I_d$ は、入力トランジスタ24が線形領域で動作している間は、下式(1)で表される。

【0041】

【数1】

$$I_d = \frac{KW}{2L} (2(V_{gs} - V_{th})V_{ds} - V_{ds}^2) \quad (1)$$

K: デバイスに依存する定数、W: ゲート幅、L: ゲート長、 $V_{gs}$ : ゲート印加電圧、 $V_{th}$ : しきい値電圧、 $V_{ds}$ : ドレイン電圧

信号を歪ませずに動作できる入力トランジスタ24のゲート電圧(すなわちコモン動作点電圧)の範囲について、図5を用いて説明する。図5は、図4のトランスコンダクタの入力動作可能範囲を示すレベルダイアグラムである。入力端子28または29に印加されるコモン電圧 $V_{in}$ を縦軸に置き、 $V_{in}$ をゼロから掃引する場合を考える。ここで、制御端子23に加える電圧(すなわちトランジスタ24の $V_{ds}$ )はトランジスタ24が線形領域で動作する範囲内の値で一定とする。 $V_{in}$ がゼロから式(1)で $I_d$ が正となる電圧

【0042】

【数2】

$$V_{th} + V_{ds}^2 / 2$$

までの間ではトランジスタ24は動作しない。さらに、 $V_{in}$ を上げていった場合式(1)の関係からわかるように、 $I_d$ は原理的に1次の割合で上限無く増加していく。しかし、図3のフィルタ回路のようにトランスコンダクタの入出力を帰還して接続する使い方では、トランスコンダクタの出力電圧範囲によっても制限を受ける。出力端子25は、カレントミラー26のトランジスタを介して電源端子21に接続されているため、電源電圧 $V_{cc}$ からカレントミラートランジスタのドレインソース間電圧 $V_{dsp}$ を差し引いた電圧が上限となる。

【0043】次に、図4の回路の線形入力範囲と消費電流の関係について説明する。図5において、コモン電圧

$$V_{be} = V_T \ln \left( \frac{I_c}{I_s} \right) \quad (2)$$

$V_{be}$ : ベース・エミッタ間電圧、 $V_T$ : 熱起電力(26mV)、 $I_s$ : 逆断電流

この特性に従ってトランジスタ42のベースの端子54、55には結果的に入力信号を対数圧縮した出力電圧が発生する。対数圧縮された信号電圧は後段に接続される差動対トランジスタ46のベースに加えられ、ここで電圧から電流への指数変換が行なわれる。トランジスタ46での変換動作は、対数圧縮を行なうトランジスタ42と逆変換を行なうため、電流出力端子48からは、入力電圧に対して線形な電流出力を取り出すことができる。

【0046】この回路の線形入力範囲は、抵抗45に流れる電流が入力信号電圧にたいしてどこまで忠実に線形変換されるかによって決まる。電源電圧が十分大きく確保できていれば、抵抗45に流れ得る電流は電流源43

が十分大きい $V_{c1}$ の場合、図のようにトランスコンダクタが線形動作できる範囲の中央に動作点が来るため、大きな振幅の電圧でも、線形に動作することができる。しかしながら、コモン電圧がしきい値電圧ぎりぎりの動作点( $V_{c2}$ )では、下側が入力トランジスタのしきい値電圧以下にさしかかるので大振幅動作ができない。しかし、入力トランジスタ24に流す定常のドレイン電流はコモン電圧 $V_{in}$ の大きさに比例して増加するので、 $V_{in} = V_{c2}$ で充分線形に動作できる信号振幅のレベルであれば、常に $V_{in} = V_{c1}$ の動作点で動作させるより $V_{in} = V_{c2}$ で動作させた方が、定常のドレイン電流を節約ができることになる。

【0044】次に、図6の例について線形入力範囲などの制御について説明する。増幅器41の反転入力47から電圧の信号入力に加え、トランジスタ42のベースに印加する。増幅器41の非反転入力47はトランジスタ42のコレクタ接続点52、53に接続する。これにより帰還がかかり、接続点52、53の電圧は各々入力端子46、47に等しくなるように動作する。入力端子46、47に差動の電圧を印加すると、増幅器41の帰還作用により、抵抗45の両端に同じ差動の電圧が加わる。すると抵抗45にはオームの法則に従う電流が流れて、トランジスタ42のコレクタ電流に差異が生じる。トランジスタ42のコレクタ電流とベース・エミッタ間電圧には下式(2)に示す関係があり、

【0045】

【数3】

に流れる電流 $I_1$ 以上流れることはあり得ない。したがって、このトランスコンダクタの線形入力範囲 $V_{linear}$ は、式(3)の関係により決まることになる。

$$V_{linear} = R_{EE} I_1 \quad (3)$$

$R_{EE}$ : 抵抗45の抵抗値、 $I_1$ : 電流源43の電流

【0047】また、トランスコンダクタンス $G_m$ は、下式(4)で表される。

【0048】

【数4】

$$G_m = \frac{I_2}{I_1 R_{EE}} \quad (4)$$

$I_2$  : 電流源44の電流

線形入力範囲を大きくするためには抵抗45の値 $R_{EE}$ を大きくするか、電流 $I_1$ を増やすかになる。抵抗45の値を大きくすることは、集積回路に実装することを考えると抵抗の占有面積増加の問題が生じる上、抵抗45で発生する熱雑音も大きくなり、トランスコンダクタの雑音特性を劣化させるため電流 $I_1$ を増やすのが一般的である。

【0049】このトランスコンダクタを設計する場合は、まず必要とする線形入力範囲から抵抗45の値 $R_{EE}$ とトランジスタ42に流す電流 $I_1$ が決まる。抵抗値は値が大きい方が電流 $I_1$ を節約できるので有利だが、雑音特性の仕様や集積する際のサイズの限界により上限が決まる。一般にLSIに集積される場合、抵抗値として数 $k\Omega$ ～数十 $k\Omega$ が現実的である。次にトランスコンダクタで必要とする $G_m$ からトランジスタ46に流す電流 $I_2$ を決定する。

【0050】トランスコンダクタをフィルタで用いる場合、フィルタの時定数を決定する $G_m$ の制御が必要になる。図6の回路であれば、電流 $I_1$ か $I_2$ 、あるいは $R_{EE}$ を制御すれば良いが、 $I_2$ のみで $G_m$ を制御することにより容易に、しかも線形入力範囲とは独立に制御することが可能となる。図7は、トランスコンダクタの $G_m$ や線形入力範囲の制御を行なうためにバイアス電流の切り替えを行なう具体的な実施例を示す。例えば図6のトランスコンダクタで、フィルタ回路の制御信号を受けて切り替える具体例の説明である。

【0051】図7(a)は、一定の電流比に定められた(例えば $1$ ,  $1/2$ ,  $1/4$ ...)電流源57を並列に並べておき、必要なバイアス電流値になるようにこれらの電流源をスイッチ58により並列に接続して行く方法である。スイッチで切り替える代わりに予め全て並列に接続した電流源の動作を止めたり活かしたりする方法を用いても良い。図7(b)は、バイアス電流源43、44の電流切り替えをトランジスタのカレントミラーを用いて具体的に実現した例である。バイアス供給源接続端子62に基準となる定電流源を接続し、電流源端子63に電流源として接続して用いる。

【0052】この図では、バイポーラートランジスタを用いた例を示したが、MOSトランジスタでも同様に組むことができる。バイポーラートランジスタならば、エミッタサイズもしくは並列に接続する単体トランジスタの数を、MOSトランジスタならば、並列に接続する単体トランジスタの数を変える以外にゲートサイズが一定の比で定められたトランジスタの並列接続の組合せを切り替えるようにすればよい。これにより、デバイスの相対

誤差の範囲で正確な電流比を切り替えることができ、精度の高いバイアス電流の制御が行なえる。

【0053】図8(a)は、トランスコンダクタの線形入力範囲の制御を行なうために電圧電流変換の抵抗の値を制御する具体例を示す。例えば図6の回路の抵抗45の値を切り替えて線形入力範囲を制御する場合に有効な実施例である。スイッチ58にはCMOSトランジスタを用いたアナログスイッチを用いるのが現実的で、集積化に適した手法である。図8(b)は、抵抗45の値を切り替える代わりに抵抗45に並列にバイパスの電流源を接続し、抵抗45に流す電流の最大値を変えてトランスコンダクタ40の線形入力範囲の制御を行なう具体例を示す。

【0054】図9は、図3に示すようなフィルタ回路3aに用いているトランスコンダクタ74のトランスコンダクタンス $G_m$ の切り替え方の一実施例を示す。トランスコンダクタの $G_m$ は、前にも説明したようにバイアス電流を変えることにより可変である。しかしバイアス電流による $G_m$ の制御は制御範囲が広く取れず、当無線機のように信号の帯域(つまりカットオフ周波数などの時定数)が1桁以上切り替わるような場合には不向きな手法である。決まった比率の $G_m$ で動作するトランスコンダクタ74を並列に並べておき、必要な $G_m$ 値になるように並列接続するトランスコンダクタ74の数や組合せを切り替える方式である。切り替える方式は連続的な $G_m$ の切り替えはできないが、2倍～1桁のレベルまでという具合に切り替える幅を大きく取ることが可能である。切り離されたトランスコンダクタ74は消費電力を抑えるために電源を落とすようにするのが望ましい。

【0055】フィルタの雑音特性( $S/N$ )と、フィルタの消費電流との関係、およびフィルタの $S/N$ の制御方法の具体例について簡単に説明する。図3に示すような低域通過フィルタ回路で発生するの雑音電圧 $\langle V_n^2 \rangle$ は、フィルタを構成する容量の総和 $C_{tot}$ と下式(5)のような関係がある。

【0056】

【数5】

$$\langle V_n^2 \rangle \propto \frac{kT}{C_{tot}} \quad (5)$$

$k$  : ボルツマン係数、 $T$  : 絶対温度

式5の関係からわかるように、低雑音が要求されるフィルタでは、容量をできる限り大きい値を用いることが望ましい。低雑音な( $S/N$ の高い)フィルタを実現するには、容量を大きくする必要がある。時定数を一定として考えた場合、容量を大きくする場合 $G_m$ も増やさなくてはならない。トランスコンダクタの消費電流は $G_m$ に比例して増えるため、 $S/N$ の高いフィルタが必要な時には消費電流の大きな動作をせざるを得ない。 $S/N$ が必要とされない場合は、容量を落として同時に $G_m$ を落

とせば必要以上の消費電流を抑えることができる。

【0057】この例では、低域通過フィルタについて説明したが、帯域通過フィルタについても同様のことが言える。容量値や抵抗を変えると、尖頭度(Q値)が変わり、共振周波数付近での信号の損失量の変化からS/Nが変わる。Q値を維持しつつ損失を抑えるためにトランスコンダクタの利得を稼いだりするため、S/Nを高く取ろうとすると消費電流は増加する。

【0058】消費電流を抑える具体的な手法として、図9のようにトランスコンダクタや容量を並列に並べておいてスイッチで切り替える方法が実現し易い方法である。また、S/Nの制御手法としてG<sub>m</sub>を並列接続していく手法は、消費電流の削減に寄与するだけでなく、以下に説明するように1つのトランスコンダクタでG<sub>m</sub>を制御する手法より雑音特性が改善される。図10は、トランスコンダクタ単体で発生する雑音を、等価雑音電圧源として加えたモデルの説明図である。トランスコンダクタ74の入力に図のように等価雑音電圧源78が加わる。トランスコンダクタ74出力に発生する雑音電流はトランスコンダクタ1つ当たり

【0059】

【数6】

$$\sqrt{\langle V_n^2 \rangle} G_m$$

だけ発生する。トランスコンダクタのG<sub>m</sub>が倍になった場合、雑音電流もそのまま2倍になる。しかし、同じG<sub>m</sub>値のトランスコンダクタ2個並列に並べた場合、お互いのトランスコンダクタが発生する雑音電圧には相関が無い場合、出力雑音電流は

【0060】

【数7】

$$\sqrt{\langle V_{n1}^2 \rangle + \langle V_{n2}^2 \rangle} G_m$$

になる。雑音電圧の平均が等しい場合

【0061】

【数8】

$$\langle V_{n1}^2 \rangle = \langle V_{n2}^2 \rangle = \langle V_n^2 \rangle \text{より} \sqrt{2 \langle V_n^2 \rangle} G_m$$

となる。すなわち同じG<sub>m</sub>のトランスコンダクタを2個を並列に接続した方が、出力雑音電流の大きさは

【0062】

【数9】

$$1/\sqrt{2}$$

倍だけ小さくなる。同様に同じG<sub>m</sub>をn個並列に接続すると、1個のトランスコンダクタのG<sub>m</sub>をn倍(ただしnは整数)するよりも

【0063】

【数10】

$$1/\sqrt{n}$$

倍だけ雑音電流を小さくすることができる。

【0064】以上トランスコンダクタを用いたG<sub>m</sub>-Cフィルタの例について説明したが、オペアンプを用いたRC帰還型アクティブフィルタについても同様のことが言える。フィルタのS/Nを稼ぐためにはフィルタの時定数を決める容量を増やす必要があるという原則は同じである。その代わり時定数を決める抵抗値を下げなくてはならない。容量値を上げて抵抗値を下げると、フィルタの入出カインピーダンスが下がり、その分周波数変換器の出力はフィルタをドライブする能力が必要になる。またオペアンプも低くなったインピーダンスをドライブできる強力な出力段を用意する必要がある。

【0065】オペアンプの出力段は、エミッタ(ソース)フォロアを用いた構成や、プッシュプル回路などが主流であり、ドライブ能力を上げるには(つまり大振幅時も歪まない程度に)出力段のトランジスタに流すバイアス電流を大きくする。同じ信号レベルを取り扱う場合、S/Nを高く取ったフィルタ回路の素子に流す電流は増加するから消費電流は増やさざるを得ない。しかし、S/Nを必要としない場合は、G<sub>m</sub>-Cフィルタと同様に容量を落として、同時に時定数の関係を崩さないよう抵抗値2倍を上げられるようにしておけば、必要とするオペアンプの出力段のドライブ能力を抑えられる。実現方法としては、複数の容量や抵抗を予め並べておいて必要に応じて切り替える方法が実現しやすい方法である。オペアンプの出力段のバイアスコントロールや抵抗の切り替えは、例えば図7や図8の方法がそのまま適用できる。

【0066】図11は、比較回路4の第1の具体例を示す回路図である。ただし、ここで示す比較回路は、図1に示す第1実施形態においてアナログフィルタ3aの入出力の信号レベルを比較測定するものに限る。図11の例では、信号入力の一つであり、フィルタの入力または出力のいずれかの信号を入力する。線形入力範囲の目安となる信号の入力レベルは、信号のピーク値を観測すれば良いので、入力された信号電圧のピーク値をピークホールド回路121でサンプリングし、このピーク出力を幾つか並列に接続された比較器122に入力する。比較器122は、予め設定したしきい値に応じた基準電圧とそれぞれ比較して、基準電圧との大小関係を評価する。

【0067】各々の比較器出力はラッチ回路123を介して振幅レベルに対応したハイカローのいずれかの値を制御出力126として出力する。制御出力信号は、直接フィルタのパラメータ(抵抗値や容量値、トランスコンダクタの接続やバイアス電流など)の切り替え信号として用いても良いし、制御出力信号を入力とするD/Aコンバータでアナログ値に変換して用いても良い。扱う信

号がスロットで分割されている場合、割り当てられたスロット期間が終了する度に制御信号やピークホールド回路をリセットし、自スロット期間外の間に再度計測・制御を行なうため、経時的な条件の変動に対しても対応可能である。

【0068】図12は、比較回路4の第2の具体例を示す回路図である。この具体例も第1の具体例と同様に、図1で示すアナログフィルタ3aに対して有効な手法である。こちらでは信号入力1は2つあり、フィルタ回路の入出力それぞれをピークホールドする。ピークホールドした信号は引き算器127で差分をとる。引き算器127の出力では、フィルタにおける隣接チャネル信号の抑圧量の変化が検出される。引き算器127の出力は、予め設定されたしきい値に対応する基準電圧と電圧比較する複数の比較器122に inputs する。比較器の各出力は、ハイカローのいずれかの値がラッチ123を介して制御出力126に出力される。

【0069】図12の具体例を用いた動作について説明する。例えば、フィルタを予め線形入力範囲を最小に設定して信号を入力する。隣接した干渉波が大きい時、フィルタ回路は歪み、相互変調を起こして帯域内に歪成分が混入してくる。干渉波と相互変調が起こさなければ、フィルタ回路3aの出力では干渉波はフィルタにより抑圧され、所望波のレベルは、フィルタの帯域内利得0dB換算で変化しないはずである。したがって、フィルタ回路3aの入出力でのトータルの信号レベルの関係は、相互変調がなければ入力レベルの方が出力レベルよりも大きくなるはずである（入力レベル>出力レベル）。

【0070】逆に干渉波のレベルが線形入力範囲を越えるほど大きい場合、帯域内には相互変調歪が混入するため、フィルタの入出力レベルの関係は、入力レベルよりも出力レベルが大きくなることになる（入力レベル<出力レベル）。引き算器127の出力は両者のレベルの大小関係に応じて極性が変わり、相互変調歪の大きさにより差分信号の大きさが変わる。相互変調歪が発生する場合は、フィルタ回路の線形入力範囲が小さすぎることを意味しているので、フィルタ回路の線形入力範囲を広げて、相互変調歪が無くなるように、つまり引き算器127の出力がゼロになるように制御がかかるようにしておけば良い。

【0071】以上説明した図11と図12に示した2つの具体例を併用してもよい。図11で、受信信号の対雑音レベル比が分かるので、フィルタのS/N制御の指標として利用する。図12により干渉波のレベルが判別できるため、これによりフィルタ回路の線形入力範囲の制御を行なえば良い。

【0072】以上説明した具体例は、入力する信号をアナログで受け取る場合になるが、これら以外にも、実現可能な検出回路が考えられる。図13～図16の具体例では、デジタルフィルタ3bの入出力での信号レベル

は、デジタル信号として符号化されているので、デジタルブロック110内部でデジタル演算処理により実現可能である。検出回路を、ソフトウェアで構築してマイクロプロセッサで処理を行なうことも可能である。その場合、利用する通信サービスの形態に応じてプログラムを変更し、そのシステムに適した検出回路を構築することで、無駄の少ない柔軟な端末が構成できる。

【0073】図13は、本発明の無線受信装置の第2実施形態を示すブロック図である。フィルタ回路3aの出力をA/D変換器8でデジタル信号に変換し検波した出力から、所望波に含まれるデータの誤り率を検出手段16で検出する。データの誤り率は、所望波の波形の歪みに依存して変わるため、フィルタ回路3aの歪み特性がデータ誤り率に依存することになる。フィルタの消費電流を抑えるためには、フィルタの次数や線形入力範囲をできる限り小さくしておいた方がよいが、所望波の受信誤り率の劣化による制限を受ける。

【0074】そこで、制御回路9で検波出力のデータ誤り率あるいはデータ誤り率に対応するパラメータを計測し、この結果をもとにフィルタ回路3aの線形入力範囲の制御して、データ誤り率が許容範囲内になるような制御を行なう。これにより、如何なる状況でも所定のデータ誤り率を確保する目的で常にフィルタ回路3aの線形入力範囲のマージンを大きく取って動作させる必要が無いので、消費電流の節減に有効となる。また、線形入力範囲の幅を制御するだけでなく、フィルタ回路のコモン動作点が線形動作領域の中心にまたは受信信号が最も低歪で受信できるところに回路の動作点を制御する方法も、コモン動作点が変動しても信号振幅が線形動作範囲内に収まるよう必要以上に線形入力範囲を広げなくてよいため、低消費電流化に有効である。

【0075】図14は、本発明の無線受信装置の第3実施形態を示すブロック図である。アナログ構成のフィルタ回路3aのほかに、符号間干渉を防止するロールオフフィルタをA/D変換器8のあとに接続するデジタルフィルタ3bにより構成する場合がある。これによりロールオフフィルタをアナログで実現するよりも、回路の占有面積を小さくできたり消費電流を節約できる場合もある。この場合、デジタルフィルタの入出力での信号レベルを測定し、信号のレベルに応じて、フィルタ回路3aの線形入力範囲の制御を行なうようにしても良い。

【0076】またはフィルタ回路3aのコモン動作点が線形動作領域の中心に、または受信信号が最も低歪に受信できるところに回路の動作点を制御する方法も有効である。制御信号は、デジタル出力をそのままフィルタ回路3aの制御信号(例えばスイッチ切り替え信号)としてもちいてもよいし、比較器出力をデジタル-アナログ変換器でアナログ信号にして用いてもよい。デジタルフィルタ3bの入出力で干渉波のレベルを測定することは、デジタル処理により行なうため、検出部の外来ノイズや

外乱による検出誤差に強い構成を実現できる。

【0077】制御回路4の出力である制御信号5をアナログフィルタ3aの制御に用いる例について説明したが、デジタルフィルタ3bへの制御信号5bを別に設けデジタルフィルタの次数またはタップ数の切り替えを行なうことで、低い次数やタップ数で十分な場合デジタルフィルタで消費する消費電流を節約することが可能である。また、干渉波のレベルに応じてA/D変換器8のビット数の切り替えることもあるが、これに応じてデジタルフィルタ3bのビット数を切り替えることで、デジタルフィルタでの消費電流を低減することも可能である。

【0078】また、図15は、信号がスペクトラム拡散されていて複数のチャネルの信号が多重化されているような場合に適した実施例である。デジタルフィルタ出力13の信号は、フィルタ帯域内の信号で複数のチャネルの信号が多重化された状態である。これからマッチドフィルタ15により受信したいチャネルの信号を選択受信する。マッチドフィルタの出力は、受信したいチャネルの信号の振幅が取り出せるため、この信号を元に制御回路4にてフィルタ回路3のパラメータの制御を行なえば良い。

【0079】図16は、本発明の無線受信装置の第5実施形態を示すブロック図である。検波出力信号7より検出回路16で誤り率(または誤り率に対応するパラメータ)の測定を行ない、データ誤り率が許容範囲内におさまるような制御をアナログフィルタ3aの他にデジタルフィルタ3bの制御を行なっても良い。アナログフィルタ3aの制御は、次数、線形入力範囲、コモン動作点について行ない、デジタルフィルタ3bについては、ビット数や次数、タップ数の制御を行なう。ここで、検出回路16での受信誤り率(以下BER)の検出方法に付いて説明する。移動体端末では、通常、自局に割り当てられたタイムスロットの内の既知信号部分を用いて、受信誤り率を測定することができる。

【0080】図17は、この手法を説明する為のフレーム構成の一例を示す図である。この例では、フレームはS1からS4までの4個のスロットで構成されており、スロット中は、例えばプリアンプル(PR)、ユニークワード(UW)、情報部分(I)、誤り検出符号(CRC)等から構成されている。ここで、予め端末で既知な部分、例えばUW部分を用いて、1スロットもしくは、複数のスロットでBERを観測して、BERが閾値以上になったか否かを判定する。図18の例では、スロットS1を受信することを想定しており、201に示す自スロットのUW区間に観測したBERの平均値を基準として、回路に対するパラメータ制御を行なえば良い。

【0081】この手法では、図18に示すように誤り率検出を行なう時間区間が、スロット中の限られた部分であるため、精度良くBER検出をするには、長時間に渡って複数スロットの平均を取る必要がある。これを防ぐ

ため、既知信号を使用せずにBERを推定する手法として、次のような手法を用いても良い。すなわち、BER推定の為に、A/D変換器8の後段で、サンプリングされた基底帯域信号のアイパターンの開き具合を検波回路11で観測する。そして、アイの開き具合、振幅等に閾値を設定し、この閾値を下回った場合にBER劣化が生じているものと判断して、回路に対するパラメータ制御を行なえば良い。

【0082】この手法では、図19の2301に示すように、自スロット全部の時間を使用してBER推定が行なえる為、短時間に精度良く、制御の要否を判定できる。この場合、アイの検出は、ディジタル後の方が容易だが、原理的には、勿論A/D変換器8前段のアナログ段で検出しても良い。つまり図1に示す第1実施形態にも適用可能な手法である。また、BER推定の為に、RSSI(受信電界強度)を測定し、検出したRSSIが閾値よりも小さくなった場合には、BER劣化が発生していると見做しても良い。この手法でも、図19の2301に示すように、自スロット全部の時間を使用してBER推定が行なうことができる。RSSI検出は、アナログ部でもディジタル部でもどちらでも検出できる。

【0083】図20は、本発明の無線受信装置にかかわる第6実施形態を示す遷移図である。BER推定の為に、CRC(Cyclic Redundancy Code: 誤り検出符号)を用いても良い。CRCエラーが規定スロット回数以上生じた場合には、BER品質が劣化していると見做することができる。また、CRC検出とRSSI検出の両方を用いて、BER推定を行なっても良い。CRCエラーが発生した場合に、RSSI検出値が閾値以上であれば、CRCエラーの原因は歪に起因するものと判断できる。この場合には、フィルタ回路の線形入力範囲を広げるなどのパラメータ制御を行なえば良い。また、CRCエラーが発生した場合に、RSSI検出値が閾値以下であれば、CRCエラーの原因は熱雑音に起因するものと判断できる。

【0084】この場合には、回路のS/Nを改善するために、例えば図20の抵抗45の値を下げたり、バイアス電流の値を上げる等のパラメータ制御を行なえば良い。また、回路の利得を上げるようなパラメータ設定を行なうこともできる。また、BER推定の為に、フェージングが生じているか否かを検出し、フェージングが発生していると判断した場合には、BER劣化と見なすようにしても良い。例えば、ダイバーシチ機能を備えている無線機の場合には、フェージングが生じるとダイバーシチが頻繁に行われる。この頻度が閾値以上になった場合には、BER劣化と見做して、回路に対するパラメータ制御を行なえば良い。尚、以上の手法で検出もしくは推定したBERが所定の時間区間で良好な値を保持している場合には、回路のS/N、歪が必要以上に設定されているものと見做し、無線機の特性が最低限保たれる範

囲で、例えば消費電力を下げるようにパラメータを制御することもできる。

【0085】図21は、本発明の無線受信装置に関わる発明の第7実施形態を説明する動作遷移図を示す。所望波と干渉波のレベルの関係とフィルタ回路の動作モードの関係を示す表である。フィルタ回路の入出力で検出する所望波と干渉波の受信レベルの判定にそれぞれ少なくとも1つ以上のしきい値201を設け、例えば図21の例のようにレベル判定のしきい値201が所望波と干渉波で1つずつの場合は、4通りのモード202の組合せができる。これらのモード202に最適な動作条件を設定して、受信状態の良好な時のフィルタ回路の仕様を緩和して消費電流を節約する。

【0086】モード202切り替えのためのしきい値201は、必要な制御の細かさに応じて2つ以上設けて切り替えを行なっても良い。図21で入力レンジの大小はフィルタ回路の線形入力範囲に相当し、線形入力範囲を広げるとフィルタ回路の消費電流が増える。S/Nは、トランスコンダクタを構成する入力段のトランジスタのバイアス電流に依存する。特にMOSトランジスタを用いた場合MOSトランジスタのドレイン電流の平方根に反比例するので、バイアス電流を多く流した方がS/Nが改善される。バイポーラトランジスタによる構成、例えば図6の例では、電圧電流変換の抵抗45が主要な雑音源であり、抵抗45の値を小さくする方が望ましい。一方、一定の線形入力範囲を維持しつつ抵抗45の値を下げることは入力トランジスタ42のバイアス電流を増やすことを意味し、消費電流の増加につながる。

【0087】

【発明の効果】以上詳細に説明したように、本発明に係る無線受信装置によれば、複数の通信サービスを受信できる携帯型無線受信機において、受信するサービスに最小限必要な消費電力で回路を動作させることができる。また、受信状態の悪い場合を想定した動作を常にさせておく必要がなくなるため、受信状態の良好な間は回路の消費電流を抑えることができる。この結果、端末の電源となる電池の無駄な消耗を抑えることができ、電池の1回の充電によりまたは1回の交換により端末を使用できる時間の延長を大幅に図ることができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態によるフィルタ装置のブロック図。

【図2】フィルタ回路の次数を切り替える実現例を示す回路図。

【図3】トランスコンダクタを用いたフィルタの実現例を示す回路図。

【図4】本発明の無線受信装置で用いるフィルタのトランスコンダクタの回路図。

【図5】トランスコンダクタの線形動作電圧範囲の説明図。

【図6】本発明のフィルタ装置および無線受信装置で用いるフィルタのトランスコンダクタの回路図。

【図7】電流源切り替え回路の実現例を示す回路図。

【図8】抵抗切り替え回路、線形入力範囲切り替えの実現例を示す回路図。

【図9】トランスコンダクタンスの切り替えの実現例を示す回路図。

【図10】トランスコンダクタから発生する雑音電圧の説明図。

【図11】比較回路の第1の具体例を示す回路図。

【図12】比較回路の第2の具体例を示す回路図。

【図13】本発明の第2実施形態に係る無線受信装置の構成を示すブロック図。

【図14】本発明の第3実施形態に係る無線受信装置の構成を示すブロック図。

【図15】本発明の第4実施形態に係る無線受信装置の構成を示すブロック図。

【図16】本発明の第5実施形態に係る無線受信装置の構成を示すブロック図。

【図17】誤り率測定の一例を説明するためのフレームおよびスロット構成図。

【図18】誤り率測定の一例を説明するためのフレーム構成図。

【図19】誤り率測定の一例を説明するためのフレーム構成図。

【図20】本発明の第6実施形態に係る無線受信装置の動作を示す動作遷移図。

【図21】本発明の第7実施形態に係る無線受信装置の動作を示す動作遷移図。

【図22】携帯型無線受信装置を説明するブロック図。

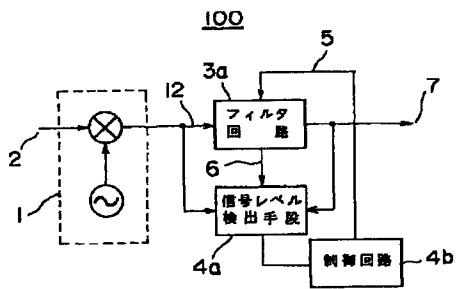
【図23】携帯型無線受信装置を説明するブロック図。

【図24】携帯型無線受信装置を説明するブロック図。

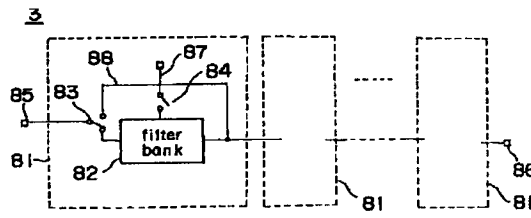
【符号の説明】

- 1 周波数変換器
- 2 信号入力
- 3 フィルタ回路
  - 3a アナログフィルタ回路
  - 3b デジタルフィルタ回路
- 4a 信号レベル検出手段
- 4b, 9 制御回路
- 5, 5b 制御信号
- 6 フィルタの中間出力
- 7 フィルタ出力端子
- 8 A/D変換器
  - 11 検波器
  - 12 周波数変換器出力またはフィルタ入力端子
  - 13 デジタルフィルタ出力端子
  - 15 マッチドフィルタ
  - 16 検出回路
- 20 トランスコンダクタ回路

【図1】

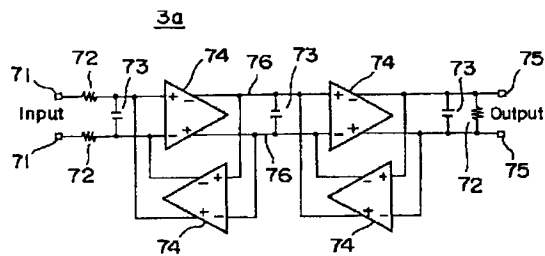


【図2】

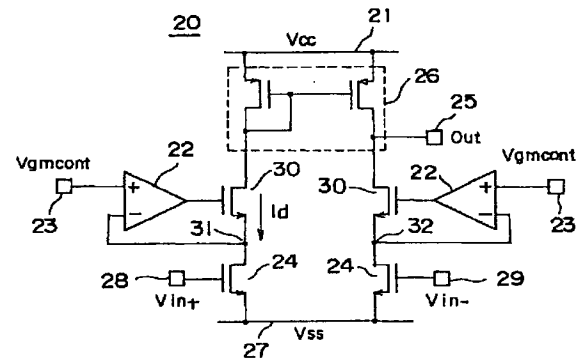


【図4】

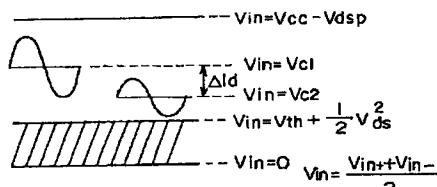
【図3】



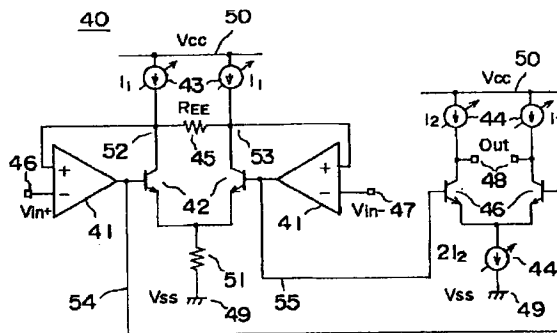
【図5】



【図10】

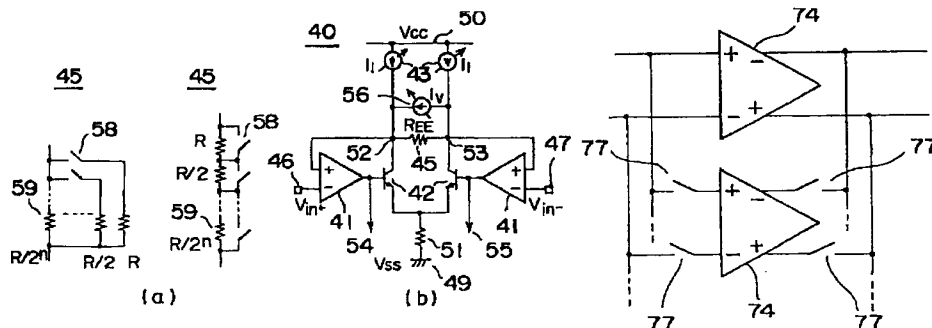


【図6】

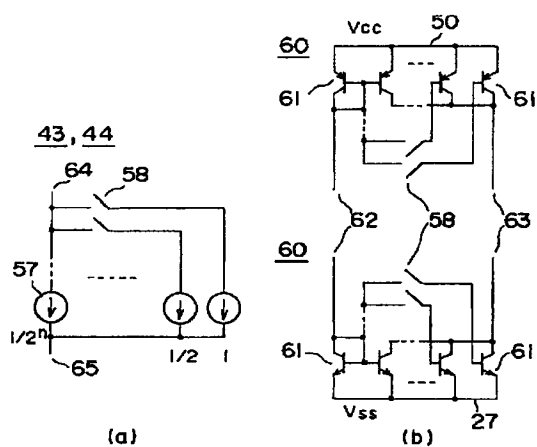


【図8】

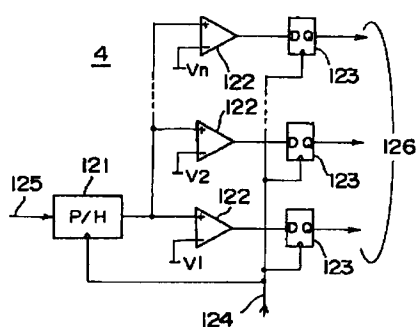
【図9】



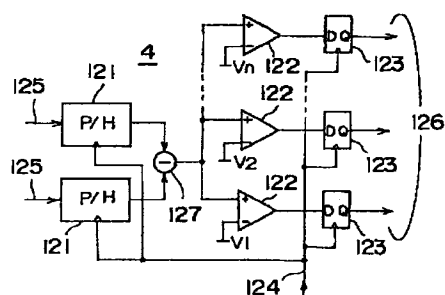
【图 7】



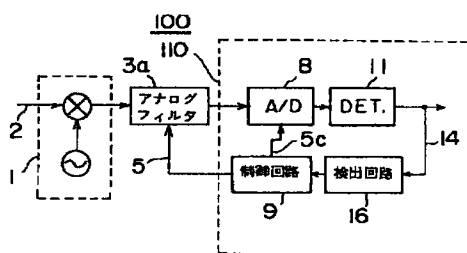
【图 1-1】



【图 1 2】

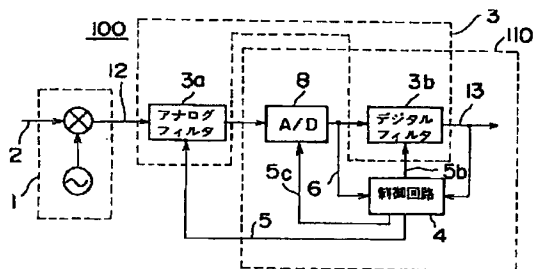


【图 1 3】

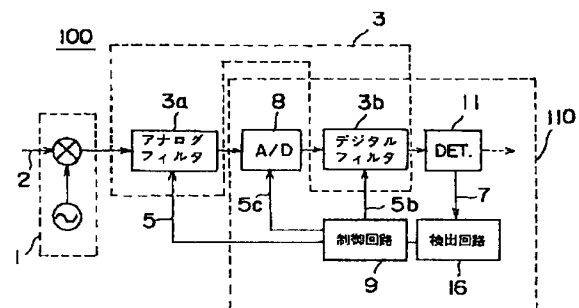


【図 15】

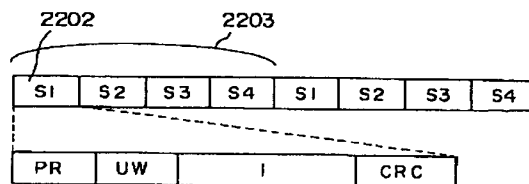
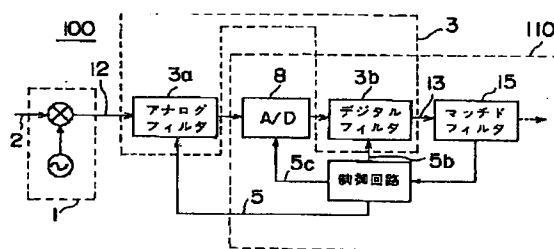
【図 14】



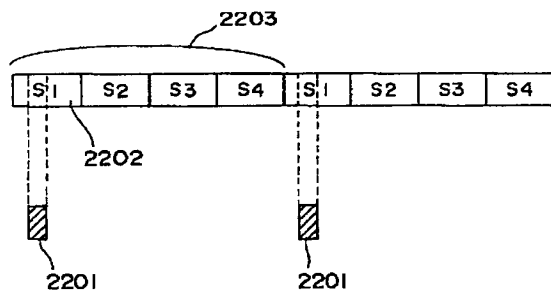
【図 16】



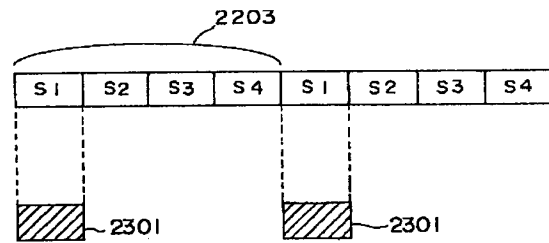
【图 17】



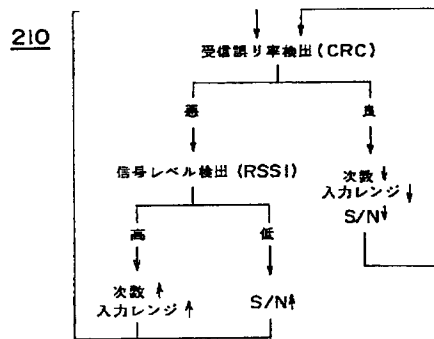
【図18】



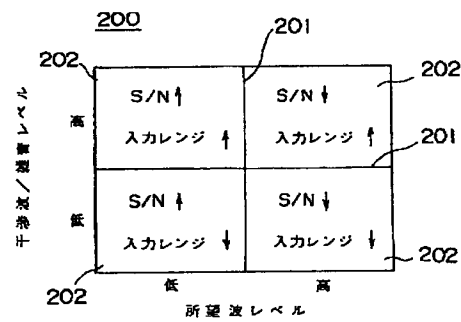
【図19】



【図20】

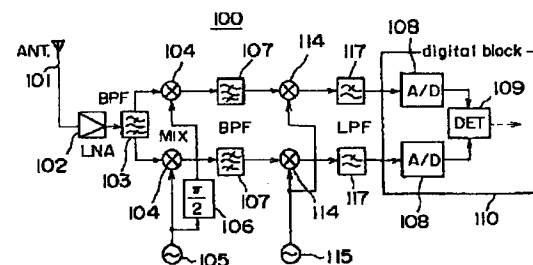
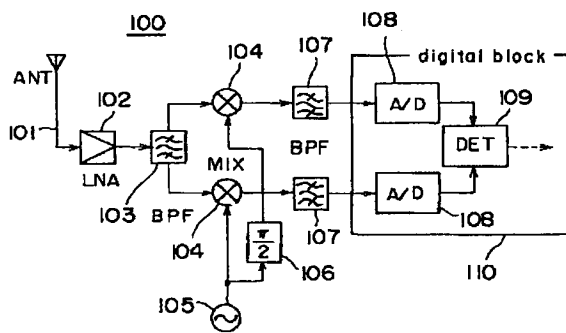


【図21】

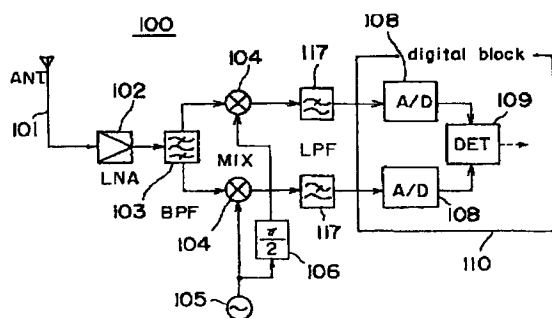


【図22】

【図23】



【図24】



## フロントページの続き

(72)発明者 板 倉 哲 朗  
神奈川県川崎市幸区小向東芝町 1 株式会  
社東芝研究開発センター内  
(72)発明者 吉 田 弘  
神奈川県川崎市幸区小向東芝町 1 株式会  
社東芝研究開発センター内

(72)発明者 谷 本 洋  
神奈川県川崎市幸区小向東芝町 1 株式会  
社東芝研究開発センター内  
F ターム(参考) 5K020 DD01 DD13 EE02 EE03 HH11  
HH13 KK04 KK08  
5K052 AA01 BB08 DD04 EE02 EE04  
EE13 FF02 FF07 GG22 GG26  
GG48